

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 9月 5日

出 願 番 号

Application Number:

特願2002-260514

[ST.10/C]:

[JP2002-260514]

出 願 人

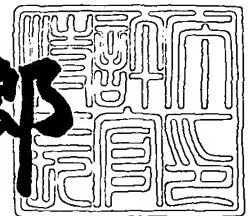
Applicant(s):

株式会社東芝

2003年 3月28日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3021526

【書類名】	特許願
【整理番号】	02P022
【提出日】	平成14年 9月 5日
【あて先】	特許庁長官 殿
【国際特許分類】	H01L 23/00
【発明の名称】	電子デバイスモジュール
【請求項の数】	7
【発明者】	
【住所又は居所】	神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝 マイクロエレクトロニクスセンター内
【氏名】	遠藤 光芳
【発明者】	
【住所又は居所】	神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝 研究開発センター内
【氏名】	平岡 俊郎
【発明者】	
【住所又は居所】	神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝 研究開発センター内
【氏名】	堀田 康之
【発明者】	
【住所又は居所】	神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝 マイクロエレクトロニクスセンター内
【氏名】	青木 秀夫
【発明者】	
【住所又は居所】	神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝 マイクロエレクトロニクスセンター内
【氏名】	向田 秀子
【発明者】	
【住所又は居所】	神奈川県川崎市幸区小向東芝町 1 番地 株式会社東芝

マイクロエレクトロニクスセンター内

【氏名】 山口 直子

【特許出願人】

【識別番号】 000003078

【氏名又は名称】 株式会社 東芝

【代理人】

【識別番号】 100092820

【弁理士】

【氏名又は名称】 伊丹 勝

【電話番号】 03-5216-2501

【手数料の表示】

【予納台帳番号】 026893

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9810498

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子デバイスモジュール

【特許請求の範囲】

【請求項 1】 配線基板と、この配線基板と一体化された電子デバイスとを有するモジュールにおいて、前記配線基板は、

多孔質の絶縁性基板と、

この絶縁性基板の多孔質組織内に選択的に導入された導電材料により形成された導体配線とを有する

ことを特徴とする電子デバイスモジュール。

【請求項 2】 前記配線基板の導体配線は、前記電子デバイスの搭載面と平行な配線部である第 1 の導体部と、前記多孔質絶縁性基板を貫通する第 2 の導体部とを有する

ことを特徴とする請求項 1 記載の電子デバイスモジュール。

【請求項 3】 前記第 2 の導体部の幅は、第 1 および第 2 の導体部の接続部において、前記配線基板の前記電子デバイスの搭載面に平行な面内において、前記第 1 の導体部の長手方向の前記第 2 の導体部の幅は、前記第 1 の導体部の短手方向の前記第 2 の導体部の幅よりも長い

ことを特徴とする請求項 2 記載の電子デバイスモジュール。

【請求項 4】 前記配線基板と電子デバイスとは、前記導体配線の前記電子デバイスの端子電極に接する部分を接着層として直接接続されている

ことを特徴とする請求項 1 乃至 3 のいずれかに記載の電子デバイスモジュール。

【請求項 5】 前記絶縁性基板は、前記電子デバイスと略等しい熱膨張係数を有する

ことを特徴とする請求項 1 乃至 4 のいずれかに記載の電子デバイスモジュール。

【請求項 6】 前記電子デバイスは半導体チップであり、前記配線基板は前記半導体チップを搭載するパッケージ基台である

ことを特徴とする請求項 1 乃至 5 のいずれかに記載の電子デバイスモジュール。

【請求項 7】 前記電子デバイスは、パッケージ基台に端子電極を上向きにして搭載された半導体チップであり、前記配線基板は、その導体配線が前記半導

体チップの端子電極に直接接続された状態で半導体チップ上に載置されていることを特徴とする請求項 1 乃至 5 のいずれかに記載の電子デバイスモジュール。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

この発明は、半導体チップ等の電子デバイスと配線基板を一体化した電子デバイスモジュールに関する。

【0002】

【従来の技術】

携帯用情報機器等の高性能化には、電子デバイスを高密度に集積するための小型軽量で薄型のパッケージやモジュールが必要である。例えば半導体パッケージでは、半導体チップの端子が狭ピッチになった場合の好ましい接続法として、TAB 接続やフリップチップ接続等が実用されている。

【0003】

従来のフリップチップ接続によるパッケージ構造を、図 8 に示す。半導体チップ 1、配線基板 2 のいずれか一方または両方の端子電極には、予め Au や半田によるバンプ 4 が形成される。半導体チップ 1 は、その端子パッドを下にして配線基板 2 上に位置合わせして配置され、加熱、圧着により端子間接続とチップ固定がなされる。チップ 1 と配線基板 2 の間は、必要に応じて樹脂 3 により封止される。

【0004】

多孔質シートにビアや配線のパターン通りに導電性物質を充填して多層配線基板を形成する方法は、本発明者等により既に提案されている（特許文献 1 参照）。

繊維を平織りした多孔質シートの提案もなされている（例えば特許文献 2 参照）。

【0005】

【特許文献 1】

特開 2 0 0 1 - 8 3 3 4 7 公報

【特許文献 2】

特開平 1 0 - 3 2 1 9 8 9 号公報

【0 0 0 6】

【発明が解決しようとする課題】

半導体チップと配線基板との熱膨張係数は大きく異なるため、従来のフリップチップ法では半導体チップと配線基板との間に大きな応力が掛かり、半導体チップの接続用バンプと配線基板の配線とが剥離して破断しやすいという問題点がある。

また従来のフリップチップ法では、接続用バンプを必要とするために、半導体チップと配線基板とを密着させることができず、薄型化には限界がある。また剥離防止用の応力緩和層を半導体チップと配線基板との間に形成する必要があることも、パッケージの薄型化を難しくしている。

つまり従来のフリップチップ法で作製したパッケージは薄型化が困難であり、半導体チップと配線基板との接続が破断しやすいという問題点があった。

また従来のフリップチップ法は、半導体チップや配線基板への接続用バンプの形成、加熱圧着のプロセスが不可欠であり、プロセスコストも高い。更に、半導体チップの端子ピッチが微細になり、例えば 5 0 μ m 以下のピッチになると、半導体チップとパッケージの位置合わせが困難になり、各種部材の製造限界、装置の位置合わせ精度限界等により、フリップチップのプロセス自体も困難になりつつある。

【0 0 0 7】

本発明は、半導体チップと配線基板との接続が破断しにくく、かつ薄型化も可能なパッケージ構造を有する、電子デバイスの小型実装構造を実現した電子デバイスモジュールを提供することを目的としている。

【0 0 0 8】

【課題を解決するための手段】

この発明は、配線基板と、この配線基板と一体化された電子デバイスとを有するモジュールにおいて、前記配線基板は、多孔質の絶縁性基板と、この絶縁性基板の多孔質組織内に選択的に導入された導電材料により形成された導体配線とを

有することを特徴とする。

【 0 0 0 9 】

この発明によるモジュール構造は、好ましくはエネルギー線照射によりイオン交換性基が生成または消失する感光性層を含む多孔質の絶縁性基板を電子デバイスの端子電極が露出する面に当接させて配置し、パターン露光と無電解めっきを行って絶縁性基板内に導体配線を形成することで得られる。これにより、配線基板と電子デバイスとは、導体配線の電子デバイスの端子電極に接する部分を接着層として直接接続される。従って、従来のフリップチップ方式におけるような接続用バンプを必要とせず、薄型で小型のモジュールが得られる。

【 0 0 1 0 】

配線基板の導体配線は、好ましくは、電子デバイスの搭載面と平行な配線部である第1の導体部と、絶縁性基板を貫通する第2の導体部とを備えて形成する。これにより、電子デバイスの端子は配線基板を介してその底面に導出され、更にプリント配線板等の接続が容易にできる。

【 0 0 1 1 】

配線基板の導体配線のうち、貫通配線となる第2の導体部の幅は、第1および第2の導体部の接続部において、配線基板の前記電子デバイスの搭載面に平行な面内において、第1の導体部の長手方向の第2の導体部の幅が、前記第1の導体部の短手方向の第2の導体部の幅よりも長くなるように形成されるようにする。さらに好ましくは、第1の導体部の短手方向の幅と、同方向の第2の導体部の幅とは同じであるようにする。即ち従来のようなランドを形成することなく水平配線と貫通配線を接続するので、電子デバイスが微小ピッチの端子電極配列を持つ場合にも、その端子ピッチに対応した微細ピッチの配線を形成して、モジュールの小型化ができる。また貫通配線は水平配線と十分な接続面積をもって接続されるので、信頼性が高く、電気的特性にも優れた電子モジュールを形成することができる。

【 0 0 1 2 】

絶縁性基板は、好ましくは電子デバイスと略等しい熱膨張係数を有するものとする。これにより、熱応力による電子デバイスと配線基板との間が剥がれやクラ

ック等が防止される。また、導体配線が絶縁性基板の多孔質組織内部に形成されることから、配線の基板からの剥離ということもなく、高い信頼性が得られる。また同様に導体部は多孔質組織内部に一体となって形成されるため、例えばビアと配線との接合部の剥離などの導体部の破断も起こりにくい。

【 0 0 1 3 】

【発明の実施の形態】

以下、図面を参照して、この発明の実施の形態を説明する。以下の実施の形態では、電子デバイスモジュールとして半導体パッケージを挙げる。

図 1 は、一実施の形態による半導体パッケージの断面構造を示している。半導体チップ 1 1 は、その端子電極 1 2 がバンプを介することなく、配線基板 2 0 の導体配線 2 2 に直接接続されている。

【 0 0 1 4 】

配線基板 2 0 は、多孔質の絶縁性基板 2 1 の多孔質組織内に導体配線 2 2 が形成されている。導体配線 2 2 は、基板面に平行な配線となる導体部 2 2 a と、上下面間を貫通する導体部 2 2 b とからなる。これらの導体部 2 2 a, 2 2 b は、詳細は後述するが、半導体チップ 1 1 を絶縁性基板 2 1 に当接させた状態でパターン露光と無電解めっきを行うことにより形成することができる。このとき導体部 2 2 b は、半導体チップ 1 1 の端子電極 1 2 の面から成長するめっき層を含み、従って導体部 2 2 b の端子電極 1 2 と接する部分が半導体チップ 1 1 と配線基板 2 0 との間の接着層となって、半導体チップ 1 1 と配線基板 2 0 の間の電氣的及び機械的接続がなされる。多孔質の絶縁性基板 2 1 には、好ましくは熱硬化性樹脂などの含浸樹脂が多孔質組織内に含浸、硬化して、配線基板 2 0 の機械的強度や信頼性を向上させるとともに、配線基板 2 0 と半導体チップ 1 1 を接着し、一体化する。

【 0 0 1 5 】

図 2 (a) ～ (c) は、この実施の形態による半導体パッケージの製造工程を示す断面図である。図 2 (a) に示すように、半導体チップ 1 1 の端子電極 1 2 が形成された面に、後に配線基板 2 0 となる多孔質絶縁性基板 2 1 を配置する。絶縁性基板 2 1 は、エネルギー線照射によりイオン交換性基を生成或いは消失さ

せ得る感光性層が含まれているものとする。チップ 1 1 と絶縁性基板 2 1 の間を仮に接着固定するために、絶縁性基板 2 1 には予め粘着層を形成するか、或いは粘着性を有する基板材料を用いる。

【 0 0 1 6 】

そして、絶縁性基板 2 1 の半導体チップ 1 1 と反対側に、フォトマスク 3 0 を配置して配線導体パターンを露光する。絶縁性基板 2 1 に含ませた感光性層が光照射によりイオン交換性基を生成するものであるとすれば、フォトマスク 3 0 は、ガラス基板 3 1 に、形成しようとする配線部を光照射するような二種のマスク材 3 2 a, 3 2 b が形成されたものを用いる。一方のマスク材 3 2 a は、配線導体を形成しない部分を完全遮蔽するマスクである。他方のマスク材 3 2 b は部分遮蔽マスクであって、図 1 に示した配線導体のうち基板 2 1 に平行な導体部 2 2 a に対応して形成される。透過部は、同じく図 1 に示した配線導体のうち、基板 2 1 を貫通する導体部 2 2 b に対応する。

【 0 0 1 7 】

この様なフォトマスク 3 0 を用いて露光すると、露光量と露光深さがマスクパターン位置に応じて異なり、イオン交換性基の生成深さがコントロールされる。具体的に、部分遮蔽のマスク材 3 2 b の部分では、基板 2 1 の表面部のみにイオン交換性基が形成され、透過部では十分な露光量によって、基板 2 1 を貫通する深さにわたってイオン交換性基が形成される。このイオン交換性基の分布が導体配線の潜像となる。

【 0 0 1 8 】

この後、絶縁性基板 2 1 に対して無電解めっきを行うと、多孔質組織内のイオン交換性基に金属イオン或いは金属コロイドが吸着される。これにより、図 2 (b) に示すように、露光パターンとその各部の露光量に応じて深さの異なる配線導体 2 2 が形成される。即ち配線導体 2 2 は、露光側表面部に基板 2 1 と平行して形成される導体部 2 2 a と、この導体部 2 2 a を基板 2 1 を貫通して基板 2 1 の裏面まで導く導体部 (貫通導体) 2 2 b とから構成される。

【 0 0 1 9 】

なおめっき工程で好ましくは、半導体チップ 1 1 の表面を適当な保護層で覆っ

てめっきが形成されないようにする。

めっき工程で形成される導体部 2 2 b は、前述のように半導体チップ 1 1 の端子電極 1 2 に対する接着層ともなり、端子電極 1 2 に直接、機械的且つ電氣的に接続される。この後、必要に応じて、図 2 (c) に示すように、絶縁性基板 2 1 に樹脂を含浸させる。

【 0 0 2 0 】

より具体的に説明する。多孔質の絶縁性基板 2 1 は、内部に空孔を有するものであればよく、有機材料、無機材料を用いる。例えば有機絶縁性基板としては、プリント配線基板として従来より用いられている材料であるエポキシ樹脂、ビスマレイミドトリアジン樹脂、P E E K 樹脂、ブタジエン樹脂等が用いられる。これらのポリマー材料を用いて、延伸法、相転換法等により多孔質基板（シート）を作ることができる。

【 0 0 2 1 】

無機絶縁性基板としては、セラミックス材料が用いられる。例えば、シリカ、アルミナ、チタニア、チタン酸カリウム等の金属酸化物や、炭化珪素、窒化珪素、窒化アルミニウム等である。これらのセラミックス材料から、ゾルゲル法、エマルジョンテンプレティング法等により、多孔質基板を形成することができる。

【 0 0 2 2 】

絶縁性基板 2 1 として、無機材料と有機材料の複合材料を用いることもできる。例えば、ポリイミドやポリアミド等のポリマー中にシリカやアルミナ等のセラミックスフィラーを分散させたものが挙げられる。

【 0 0 2 3 】

絶縁性基板の多孔質構造は、基板外部に開口端を有する分岐した連続空孔が基板内部にわたって均一に形成された三次元網目状の多孔質構造が好ましい。三次元網目状の多孔質構造を有している絶縁性基板においては、その内部に含浸、充填された導電性物質も基板内で三次元的に連続となるため、良好に保持、固定される。また、導電性物質が充填される空孔が基板の膜厚方向のみならず水平方向にも連続しているために、貫通あるいは非貫通の導体部の形成が可能となること

に加えて、良好な導電率が得られる。

【 0 0 2 4 】

なお、三次元連続空孔を有しないハニカム状の多孔質シートや、繊維を平織りなどしたメッシュ状のシートなどの場合には、こうした効果は期待できない。例えば、特許文献 2（特開平 1 0 - 3 2 1 9 8 9 号公報）に開示されているような平織りメッシュシートでは、若干水平方向への導通は可能なものの、大部分の水平方向の導電性確保をシートの上で行なわなければならない。したがって、導電性パターン部分と非導電部分とで凹凸が形成されてしまう。このため積層などが難しく、層間の絶縁層厚が一定しないことに起因して高周波特性が悪い。また、ビアや配線を微細化した場合、導電パターンサイズと繊維の太さが同レベルになってしまうため、小径ビアの形成が困難である。さらに、配線幅が一定でないために、高周波特性が著しく悪化してしまう。また不織布の場合も、一般的な不織布は 1 0 μ m 程度以上の繊維からなるため、ハニカム状多孔質シートやメッシュ状シートと同様な問題がある。特にビアや配線からなる立体的な微細配線構造を形成することは非常に困難である。

導体部のパターンサイズよりも十分小さな、好ましくは 1 0 分の 1 以下の空孔径を有する三次元連続空孔の多孔質絶縁性基板を用いることによって、こうした問題点が解消される。

【 0 0 2 5 】

絶縁性基板の多孔質組織の空孔率は、4 0 ~ 9 5 % であることが好ましく、より好ましくは、5 0 ~ 8 5 % とする。空孔率が大きすぎる場合には、絶縁性基板の機械的強度や寸法安定性が充分でない。一方、小さすぎると導電性物質を充填しにくく、充分な導電率を確保することが困難となる。空孔率は電子顕微鏡観察などによって測定できる。また絶縁性基板の比重を求めることによって算出してもよい。

【 0 0 2 6 】

また、絶縁性基板の多孔質組織の空孔の平均空孔径は、0 . 0 5 ~ 5 μ m であることが好ましく、0 . 1 ~ 0 . 5 μ m であることがより好ましい。空孔径が大き過ぎる場合には、微細な導体部を形成することが困難となる。特に上述したよ

うに露光により導体部を形成する場合には、大きな散乱が起こってしまって微細なパターンを露光することができない。一方、空孔径が小さすぎると、導電性物質を充填しにくくなってしまう。また空孔径とともに、空孔のピッチの大きさも重要である。ピッチの大きな部分、つまり無孔部分が存在すると、そこで大きな光の散乱が起こり、絶縁性基板の内部まで形状を制御しながら露光することが難しくなる。無孔部分の回転半径は $10\text{ }\mu\text{m}$ 以下であることが好ましく、 $5\text{ }\mu\text{m}$ 以下であることがより好ましい。また無孔部分は局在化することなく、均一に分散されていることが好ましい。平均空孔径や無孔部分の回転半径などは、光散乱法やX線散乱法などによって測定することができる。

【0027】

絶縁性基板のシート厚は、平均空孔径の10倍以上、好ましくは50倍以上のものをを用いる。空孔径に対して余りシート厚が薄すぎると、形成される導体部の厚さ方向の形状が乱れやすく、導体部の電気特性が劣化してしまう。導体部は空孔に充填された導電物質が集積して形成されている。あまりシート厚に対して空孔径が大きいと、導体部の厚さ方向の形状を解像度良く形成することが難しい。特にシートを貫通した導体部と非貫通の導体部とを一枚のシートに形成する場合には、空孔径はシート厚に対して充分小さいことが必要である。

また空孔径がシート厚に対して大きすぎると、厚さ方向の伸縮性に乏しく、電子デバイス表面の凸凹に対する追従性が充分でない。

【0028】

多孔質の絶縁性基板の好ましいシート厚は、上述した空孔径との関係と、1枚のシートに形成される配線層の数に応じて適宜決定される。厚さ方向に貫通した導体部を1枚のシートに形成する場合には、シート厚は $5\sim 30\text{ }\mu\text{m}$ であることが好ましい。シートが薄すぎる場合には取り扱いが難しいうえ、配線層間の絶縁性を十分に確保することができない。一方、あまり厚いとシート厚方向に貫通して導体部を形成することが困難となる。配線層と、この配線層を電極に接続するためのビアとを1枚のシートに作りこむ場合、絶縁性基板の厚さは、好ましくは $10\sim 200\text{ }\mu\text{m}$ であり、より好ましくは $40\sim 100\text{ }\mu\text{m}$ である。

【0029】

また絶縁性基板 2 1 としては、好ましくは、熱膨張係数が半導体チップ 1 1 と略等しい、低熱膨張係数の材料を用いる。これにより、熱応力によって半導体チップ 1 1 と配線基板 2 0 との間が剥がれたり、配線基板やチップにクラックが発生したりする事態が防止される。導体配線 2 2 は、絶縁性基板 2 1 の多孔質組織内部に形成されるので、基板から剥離されるということはない。

【 0 0 3 0 】

絶縁性基板 2 1 の内部に形成される感光性層は、エネルギー性照射によりイオン交換性基を生成または消失する感光性基を有するものであればよい。エネルギー線照射によりイオン交換性基を生成する分子としては、例えばカルボン酸、スルホン酸或いはシラノールの α -ニトロベンジルエステル誘導体、 p -ニトロベンジルエステル誘導体等が挙げられる。エネルギー線照射によりイオン交換性基を消失する感光性基は、照射前にイオン交換性基を有し、これがエネルギー線照射によって脱離する、或いは疎水性基に変化するものであって、例えば、脱炭酸反応によって分解するカルボキシル誘導体基が挙げられる。

絶縁性基板 2 1 内に形成される感光性層は、予め感光性基を有するポリマー材料を用いることで形成することが好ましく、感光材料溶液を含浸させた後に乾燥させる方法で形成してもよい。

【 0 0 3 1 】

絶縁性基板 2 1 内に露光により形成されたイオン交換性基の潜像に対応する導体配線を形成するには、イオン交換性基のパターンに金属イオンを吸着させ、必要に応じてその金属イオンを金属粒子に還元し、更に無電解めっきをする。このときめっき液が絶縁性基板 2 1 を通して半導体チップ 1 1 の端子電極 1 2 面に接触する状態にすれば、端子電極 1 2 が銅、金、銀、パラジウム、ニッケル等の場合、端子電極面からもめっきが析出する。これが絶縁性基板 2 1 内部で析出しためっきと一体化して、貫通配線となる導体部 2 2 b が端子電極 1 2 に対して電氣的及び機械的に良好に接続される。特に半導体チップ 1 1 の端子電極 1 2 と配線導体 2 2 を同じ金属、例えば銅とすることによって、接続界面に異種金属を挿入することなく、強固な接続が可能になる。

【 0 0 3 2 】

この実施の形態によると、フリップチップ方式と異なり、 bumps を用いることなく半導体チップを配線基板に搭載することができる。従って、パッケージの薄型化が可能になる。また、半導体チップと配線基板との間は、フリップチップ方式におけるような意味での位置合わせは必要がなく、これらを重ね合わせた状態での露光工程で配線基板に形成される配線導体と半導体チップの端子電極との接続状態が決まる。従って、半導体チップの端子電極が微小ピッチで配列されている場合も従来のような難しい位置合わせは必要がない。

【 0 0 3 3 】

またこの実施の形態の場合、上述したように、配線導体 2 2 の配線基板 2 0 と平行して形成される導体部 2 2 a と、この導体部 2 2 a を基板 2 0 を貫通して基板 2 0 の裏面まで導く導体部（貫通導体） 2 2 b とは一括して形成することができる。このため原理的に 2 2 a と 2 2 b が位置ずれすることがない。このため導体部 2 2 a と 2 2 b との接続部に、位置ずれに対するマージンとして通常層間接続に必要とされる配線幅より広い面積のランドを設ける必要がない。

【 0 0 3 4 】

具体的に、図 3（a）（b）は、この実施の形態により形成される配線基板 2 0 の配線導体 2 2 部の平面図とその I - I' 断面図を示している。横方向配線となる導体部 2 2 a の配線幅（短手方向の幅）は、貫通配線となる導体部 2 2 b まで一定に保持され、導体部 2 2 b にランドは作る必要がない。また、フォトマスク 3 0 の透過部と部分遮光部の境界部では基板内部で露光量が連続的に変化することから、めっき工程で実際に形成される導体部 2 2 b は、図 3（b）に示すように、基板厚み内での幅が配線の長手方向のみに変化する状態になる。

【 0 0 3 5 】

つまり導体部 2 2 a および 2 2 b の接合部において、導体部 2 2 a の長手方向の導体部 2 2 b の幅は、導体部 2 2 a の短手方向の導体部 2 2 b の幅よりも長く形成される。これは図 3（c）に示すように、導体部 2 2 a を露光した光のもれ光と、導体部 2 2 b を露光した光のもれ光が協奏的に作用して、導体部 2 2 b が導体部 2 2 a の長手方向にのみ裾を引いたように形成されるためである。もれ光は図 3（c）中において、矢印で示されている。このため配線幅を広げるような

無用なランドが形成されることなく、導体部 2 2 a と 2 2 b を十分な接合面積をもって、かつ滑らかな曲面で接続することができる。このため、導体部 2 2 a と 2 2 b との接合部において破断せず信頼性が高い上に、電気的特性にも優れている。

【 0 0 3 6 】

このように導体部 2 2 b の 2 2 a との接合部における形状は、導体部 2 2 a の長手方向の導体部 2 2 b の幅 L_1 は、導体部 2 2 a の短手方向の導体部 2 2 b の幅 L_2 よりも長く形成されることが好ましい。 L_1 と L_2 との比率 L_1 / L_2 の値は 1. 2 以上であることが好ましく、さらには 1. 5 以上であることが望ましい。あまり L_1 / L_2 の値が小さいと上述したような信頼性や電気的特性が充分でない。 L_1 / L_2 の値の上限については、特に制限はないが、好ましくは、 L_1 / L_2 の値が 3. 5 以下、更に望ましくは 2. 5 以下であるのが良い。あまり L_1 / L_2 の値が大きすぎると、インピーダンスマッチングが難しくなる。

【 0 0 3 7 】

図 4 は、この実施の形態によって、微細ピッチの多数の端子電極を持つ半導体チップ 1 1 を配線基板 2 0 に搭載した様子を示す平面図である。上述のように配線導体 2 2 は、ランドを設けることなく一定幅で形成されるから、半導体チップの端子ピッチに合わせた微細ピッチで形成することが容易であり、従って小型のパッケージが得られる。

【 0 0 3 8 】

更に、配線基板 2 0 として、半導体チップ 1 1 と同程度の低熱膨張係数の材料を用いることにより、熱応力によりチップの剥がれが生じない信頼性の高いパッケージが得られる。配線導体は絶縁性基板内部に形成されることから、配線導体と基板との密着性も良好であり、配線の剥がれも生じない。

【 0 0 3 9 】

図 5 は、この発明の別の実施の形態によるパッケージ構造を、図 1 に対応させて示す。図 1 の実施の形態と異なる点は、配線基板 2 0 の導体配線 2 2 のうち、基板面に平行な配線部である導体部 2 2 a が、基板 2 1 の厚みの中程に埋め込まれていることである。この構造は、露光工程を除き、先の実施の形態と同様にし

て得られる。

【0040】

露光工程では、例えば先の実施の形態での部分遮光マスク32bに相当する部分の露光を、レンズを用いて絶縁性基板21の厚み方向の中程に集光させたスキャン露光を行う。これにより、絶縁性基板21の内部に埋設された状態の導体部22aを形成することができる。

【0041】

図6は更に別の実施の形態であり、図1のパッケージ構造を基本として、半導体チップ11をモールド樹脂40で覆ったものである。

【0042】

ここまでの実施の形態は、配線基板20をパッケージ基台とするものである。従って、実際の用途では、例えば配線基板20の半導体チップ11と反対側の面に露出する貫通導体部22bの端面に更にバンプが設けられ、このバンプを介してプリント基板等の配線に接続されることになる。

【0043】

これに対して、図7は、別の実施の形態によるモジュール構造である。半導体チップ11は、図の場合2個であるが、配線基板20とは別に用意されたパッケージ基台50に予め搭載される。具体的に、パッケージ基台50は、半導体チップ11を搭載するための凹部51が形成されており、この凹部51に埋め込まれる形で半導体チップ11が搭載される。

【0044】

この様にパッケージ基台50に半導体チップ11が端子電極12を上向きにして埋め込まれた状態で、先の実施の形態と同様に半導体チップ11の端子電極12に当接するように多孔質の絶縁性基板21を配置し、パターン露光と無電解めっきを行う。これにより、横方向配線である導体部22aと、これを半導体チップ11の端子電極12及びパッケージ基台50の端子電極52に接続する貫通導体部22bを形成することができる。

【0045】

ここまでは、電子デバイスとして半導体チップの場合のみ説明したが、この発

明はこれに限られるものではなく、例えばチップコンデンサや抵抗、コイル等の他のチップ状デバイスを含んで各種電子デバイスをパッケージングし或いはモジュール化する場合に有効である。

【 0 0 4 6 】

上述したような電子モジュールの具体的構造例を以下に詳述する。図 9 は本発明による半導体パッケージの一例の構成を示す断面図である。半導体チップ 1 1 に多孔質絶縁性基板 2 1 が密着しており、絶縁性基板には半導体チップ 1 1 の端子電極 1 2 と接続された導体部 2 2 b (ビア) と導体部 2 2 a (配線) とが形成されている。導体部 2 2 a は絶縁性基板 2 1 外にも一部盛り上がり 2 2 c、配線抵抗を低減している。半導体チップ 1 1 と絶縁性基板 2 1 とは、絶縁性基板 2 1 に含浸された硬化性樹脂などによって接着されている。

また含浸樹脂の一部は絶縁性基板 2 1 上にソルダーレジスト層 5 2 を形成している。なお、導体部 2 2 a および 2 2 c はソルダーレジスト層 5 2 上に設けられたバンプ 5 3 に接続されている。

【 0 0 4 7 】

このような構成の半導体パッケージにおいては、導体部 2 2 b (ビア) や導体部 2 2 a および 2 2 c (配線) は絶縁性基板 2 1 と一体化しているため、半導体チップ 1 1 と絶縁性基板 2 1 との熱膨張率の違いに起因する応力による破損が起こりにくい。特に、導体部 2 2 b (ビア) と端子電極 1 2 の界面のみならず、導体部 2 2 b (ビア) と導体部 2 2 a および 2 2 c (配線) の界面も良好に接続することができる。またソルダーレジスト層 5 2 が絶縁性基板 2 1 中に含浸した樹脂と一体化しているために、ソルダーレジスト層 5 2 と絶縁性基板 2 1 との界面が剥離しにくく、信頼性が高い。図 9 では半導体チップ 1 1 よりも絶縁性基板 2 1 が大きい、図 1 0 に示すように半導体チップ 1 1 と絶縁性基板 2 1 が同じ大きさのチップサイズパッケージであってもよい。

【 0 0 4 8 】

図 9 または図 1 0 に示した半導体パッケージの製造工程を図 1 1 に示す。まず、記述したような方法をもちいて、半導体チップ 1 1 に密着しており、かつ電極 1 2 に接合された導体部 2 2 b (ビア) や導体部 2 2 a および 2 2 c (配線) が

形成された多孔質絶縁性基板 2 1 を用意する（図 1 1 （a）参照）。

【 0 0 4 9 】

次に、絶縁性基板 2 1 に硬化性樹脂などを含浸させる。樹脂を硬化させて、半導体チップ 1 1 と絶縁性基板 2 1 を接着する。含浸させる際に、樹脂を絶縁性基板 2 1 上にも盛り上げて、ソルダーレジスト層 5 2 を形成する（図 1 1 （b）参照）。ソルダーレジスト層 5 2 の所定の領域をレーザーなどで除去して、半田バンプを形成する開口部 5 4 を形成する（図 1 1 （c）参照）。開口部 5 4 に N i - A u めっきなどをした後、半田バンプ 5 3 を形成して半導体パッケージとする（図 1 1 （d）参照）。

【 0 0 5 0 】

半導体チップを用いる場合、個片化した半導体チップに上記工程を行っても良いし、ウェハーレベルで上記工程を行っても良い。すなわち回路を形成したウェハー上に絶縁性基板を貼り付けて、上記工程を行う。しかる後に、切り分けてチップサイズパッケージとしてもよい。

【 0 0 5 1 】

次に複数の電子デバイスを接続したモジュール、およびその製造工程を図 1 2 に示す。

まず、図 1 2 （a）に示す絶縁性基板 2 1 に複数の電子デバイス 5 5 を載置してから（図 1 2 （b）参照）、それらの電子デバイス 5 5 の電極 5 6 を相互に接続する配線 5 7 を絶縁性基板に形成することによって、モジュール 5 7 が得られる（図 1 2 （c）参照）。

【 0 0 5 2 】

図 1 3 （a）（b）（c）に半導体パッケージの構造の例を示す。図 1 3 では、水平方向の配線層が 1 層のものを例示したが、配線層が 2 層あるいはそれ以上のものでもよい。またバンプは半田バンプを形成したものを例示してあるが、半田以外のバンプであっても良いのは言うまでも無い。

【 0 0 5 3 】

図 1 4 に積層用のパッケージ 5 8 （図 1 4 （a））と、そのパッケージを積層した積層パッケージ 5 9 （図 1 4 （b））の 1 例を示す。パッケージ 5 8 は下面

に半田バンプ 5 3 を有し、上面に半田バンプを接合するための上部パット 6 0 が形成されている。このパッケージ 5 8 の半田バンプを、下のパッケージの上部パット 6 0 と接合することによって、積層パッケージ 5 9 を形成する。

【 0 0 5 4 】

また他の積層パッケージの例として、図 1 5 のようなものでもよい。まず図 1 5 (a) に示すように、半導体チップ 1 1 に多孔質絶縁性基板 2 1 を貼り付ける。しかる後、図 1 5 (b) に示すように、半導体チップの端子電極（図示せず）に接続された導体部 6 1 を形成した後に、図 1 5 (c) に示すように、半導体チップの上面まで絶縁性基板 2 1 を折り曲げて積層用パッケージ 6 2 を形成する。絶縁性基板 2 1 に含浸樹脂を含浸などした後に、積層用パッケージ 6 2 を複数積層して、図 1 5 (d) に示すように、積層パッケージ 6 3 を形成する。絶縁性基板が多孔質であるために、積層用パッケージ同士を接着する含浸樹脂は、一体となって硬化するため、パッケージ間の剥離などが起こりにくく、非常に信頼性に優れている。

あらかじめ導体部の潜像を形成した絶縁性基板 2 1 を折り曲げてからめっきして、最初から曲がった状態の導体部 6 4 を形成してもよい。折り曲げてからめっきした方が、折り曲げによる導体部 6 1 の損傷などを防止することができる。

【 0 0 5 5 】

（実施例）

以下、本発明の実施例を具体的に説明するが、本発明はこれらの実施例のみに限定されるものではない。

電子デバイスとして、厚さ $50\text{ }\mu\text{m}$ 、パッド径 $100\text{ }\mu\text{m}$ 、パッドピッチ $200\text{ }\mu\text{m}$ の半導体チップを用いた。パット表面は銅とし、パラジウム置換めっきにより活性化したものを用いた。また半導体チップの背面および側面はシランカップリング剤により疎水化処理した。

【 0 0 5 6 】

パッケージ配線を形成するための多孔質シートとしては、親水化処理した P T F E 多孔質シート（平均空孔径 $0.1\text{ }\mu\text{m}$ 、膜厚 $60\text{ }\mu\text{m}$ ）を用意し、その片面からアクリル系粘着剤溶液を塗布して乾燥した。アクリル系粘着剤溶液としては

、2-エチルヘキシルアクリレート、メタクリル酸メチルおよびアクリル酸からなるコポリマーに、イソシアネート系架橋剤とテルペン系粘着性付与樹脂を加えた混合溶液を用いた。塗布乾燥後、イソシアネート系架橋剤によってコポリマーが架橋され、粘着性がPTFE多孔質シートに付与される。また、有機感光性組成物であるナフトキノンジアジド含有フェノール樹脂（ナフトキノンジアジド含有率；33当量mol%）をアセトンに溶解して1wt%のアセトン溶液を調製した。得られた溶液を、ディップ法にて前述の多孔質シート全表面にコーティングした。室温で30分間乾燥させて、空孔内表面をナフトキノンジアジド含有フェノール樹脂で被覆して、感光性かつ粘着性の多孔質シートを得た。

【0057】

この多孔質シートに、パッドが形成された面が接するように半導体チップを載置して、 10 g/cm^2 の圧力で加圧して、粘着により貼り付けた。貼り付けた後、CANON PLA501で、ライン幅 $20\text{ }\mu\text{m}$ 、スペース $30\text{ }\mu\text{m}$ の配線パターンのマスクを介して露光量 200 mJ/cm^2 （波長 436 nm ）の条件で露光を行なって、インデンカルボン酸からなる配線パターンの潜像を感光性層に形成させた。さらに、ビア径 $50\text{ }\mu\text{m}$ のビアパターンのマスクを介して、露光量 2000 mJ/cm^2 （波長 436 nm ）の条件で露光して、ビアパターンの潜像を形成させた。

【0058】

配線パターンおよびビアパターンの潜像形成後、半導体チップを貼り付けた状態で水素化ホウ素ナトリウム 5 mM 水溶液に10分間浸漬後、蒸留水による洗浄を3回繰り返した。次に 50 mM に調整した酢酸銅水溶液に30分間浸漬した後、蒸留水で洗浄した。続いて、水素化ホウ素ナトリウム 30 mM 水溶液に1時間浸漬後、蒸留水で洗浄した。さらに、無電解銅メッキ液PS-503（荏原ユーザイト社製）に3時間浸漬することにより、銅メッキを施して、配線およびビアからなるパッケージ配線を形成した。

【0059】

その結果、PTFE多孔質シートの表面には、ライン幅 $25\text{ }\mu\text{m}$ 、スペース $25\text{ }\mu\text{m}$ 、深さ $20\text{ }\mu\text{m}$ の表面配線が形成されていた。また、このPTFE多孔質

シートをシート厚方向に貫通して、 $55\mu\text{m}$ 径のランドレスビアが形成されていた。また表面配線とビアとの接合部分は、滑らかな曲面で接続されていた。また接合部分におけるビアの短手方向に対する長手方向の比 ($L1/L2$) は 1.5 であった。

【0060】

一方、多孔質シートに含浸する含浸樹脂として、シアネートエステル樹脂（旭チバ株式会社製）100重量部に2重量部のアルミニウムキレート触媒を加えた樹脂液を調製した。この樹脂液を、前述の導電部が形成された多孔質シートに含浸後、 150°C で5時間加熱して硬化させた。含浸樹脂は多孔質シートに含浸させるだけでなく、多孔質シート上にも盛り上げて、厚さ $10\mu\text{m}$ のソルダーレジスト層を形成した。

【0061】

硬化後、パッケージ配線のパッド部分を被覆している樹脂をレーザードリルによって除去して開口した。露出したパッド表面を無電解ニッケルめっきしてから置換金めっきした。続いて半田ボールを載せて半田バンプを形成して、半導体パッケージとした。含浸樹脂としてシアネートエステル樹脂の代わりに、エポキシ樹脂やベンゾシクロブテン樹脂を用いても、同様に半導体パッケージを作製することができた。

【0062】

また、配線とビアを2回に分けて露光する代わりに、配線を露光する部分の透過量がビアを露光する部分の透過量の10%になるようにしたハーフトーンマスクを用い、露光量 $2000\text{mJ}/\text{cm}^2$ （波長 436nm ）の条件で露光する他は同様の工程によっても半導体パッケージを作製することができた。

さらに、半導体チップ2個を多孔質シートに貼り付けた他は同様の工程にて、2個の半導体チップとそれらを相互に接続するパッケージ配線とからなる半導体モジュールを作製することができた。

【0063】

また比較例として、ビアと配線接続部分の露光量を調整して、接合部分におけるビアの短手方向に対する長手方向の比 ($L1/L2$) を1および1.2に調整

した半導体パッケージを作製した。これらの半導体パッケージについて、配線抵抗と、熱サイクル試験を行ったところ、 $L1/L2 = 1$ の場合が最も配線抵抗が高く、信頼性に劣っており、 $L1/L2 = 1.5$ のものが最も優れていた。

【 0 0 6 4 】

また他の製法として、ビアや配線を形成してから半導体チップに貼り付けた半導体パッケージを作製した。まず半導体チップに貼り付けずに同様のビアと表面配線を形成した P T F E 多孔質シートを作製し、このシートを同様のシアネートエステル樹脂液を含浸させた後、半導体チップに圧着して接着した。この半導体パッケージと、先に多孔質シートを半導体チップに貼り付けてからめっきして作製した半導体パッケージとを比較したところ、多孔質シートを半導体チップに貼り付けてからめっきした半導体パッケージの方が、半導体チップの端子電極とビアとの間の抵抗が低い上、熱サイクル試験を行ったところ、電極とビアとの間の界面が剥離しにくく、信頼性に優れていた。

【 0 0 6 5 】

【発明の効果】

以上述べたように本発明によれば、薄型化、小型化に好ましい実装構造を持ち、電気的特性および信頼性に優れた電子デバイスモジュールを得ることができる。

【図面の簡単な説明】

【図 1】

この発明の実施の形態による半導体チップパッケージ構造を示す断面図である。

【図 2】

同実施の形態の製造工程を示す断面図である。

【図 3】

同実施の形態の配線基板の配線部の平面図とその I - I' 断面図である。

【図 4】

同実施の形態の半導体チップ搭載状態を示す平面図である。

【図 5】

他の実施の形態による半導体チップパッケージ構造を示す断面図である。

【図 6】

他の実施の形態による半導体チップパッケージ構造を示す断面図である。

【図 7】

他の実施の形態による半導体チップパッケージ構造を示す断面図である。

【図 8】

従来のフリップチップ実装構造を示す断面図である。

【図 9】

他の実施の形態による半導体チップパッケージ構造を示す断面図である。

【図 1 0】

他の実施の形態による半導体チップパッケージ構造を示す断面図である。

【図 1 1】

半導体チップパッケージの製造工程の 1 例を示す断面図である。

【図 1 2】

他の実施の形態のパッケージ構造を示す断面図である。

【図 1 3】

他の実施の形態のパッケージ構造を示す断面図である。

【図 1 4】

他の実施の形態のパッケージ構造を示す断面図である。

【図 1 5】

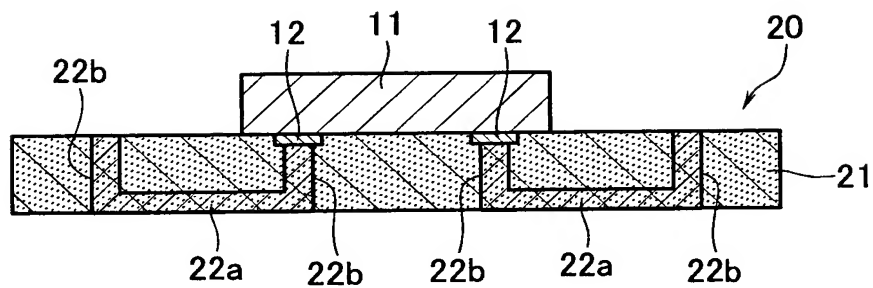
他の実施の形態のパッケージ構造を示す断面図である。

【符号の説明】

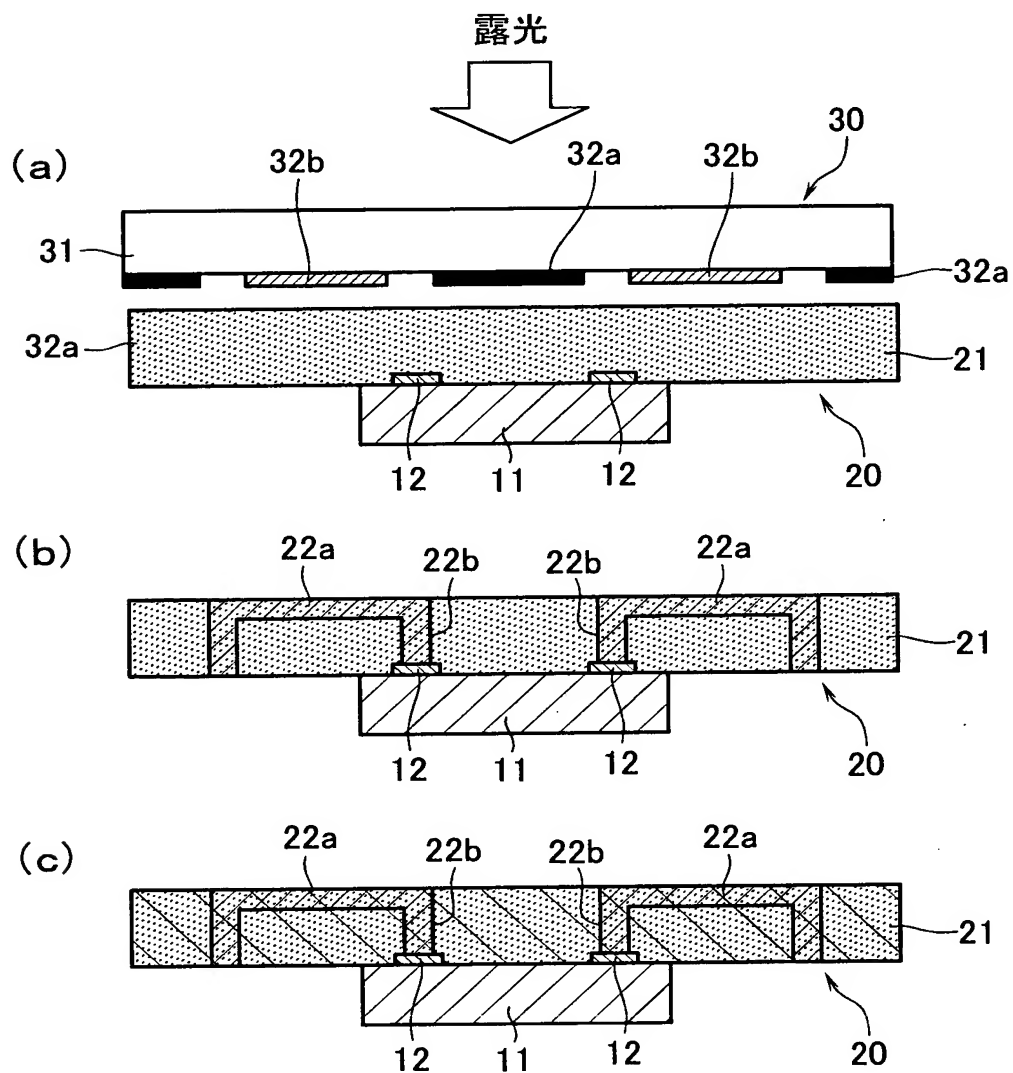
1 1 …半導体チップ、1 2 …端子電極、2 0 …配線基板、2 1 …多孔質絶縁性基板、2 2 a, 2 2 b …配線導体、3 0 …フォトマスク、3 1 …ガラス基板、3 2 a …完全遮蔽マスク部、3 2 b …部分遮蔽マスク部、4 0 …モールド樹脂、5 1 …パッケージ基台。

【書類名】 図面

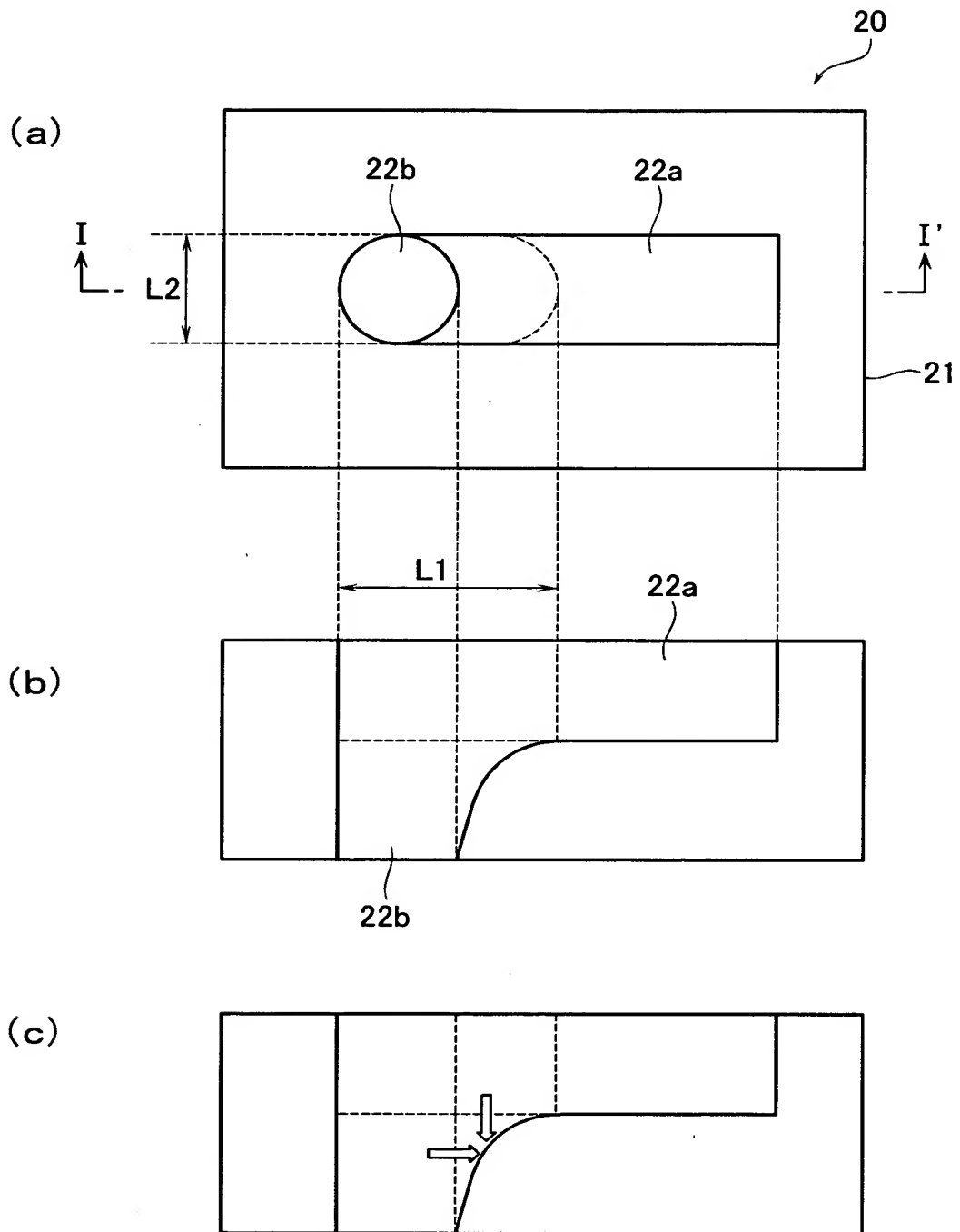
【図 1】



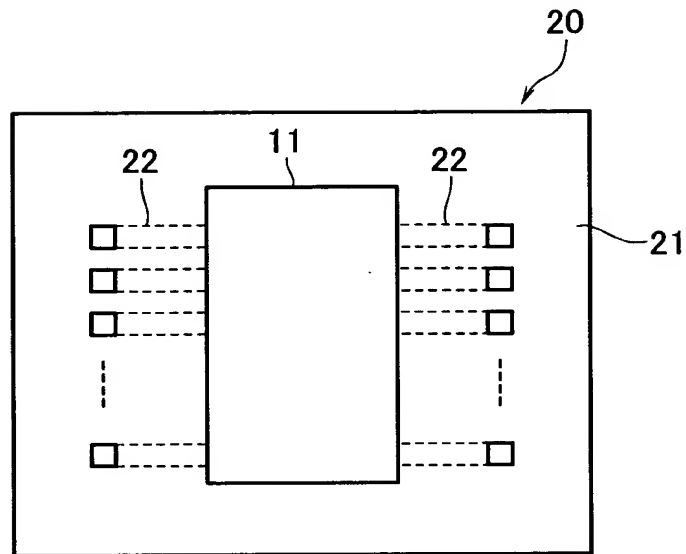
【図 2】



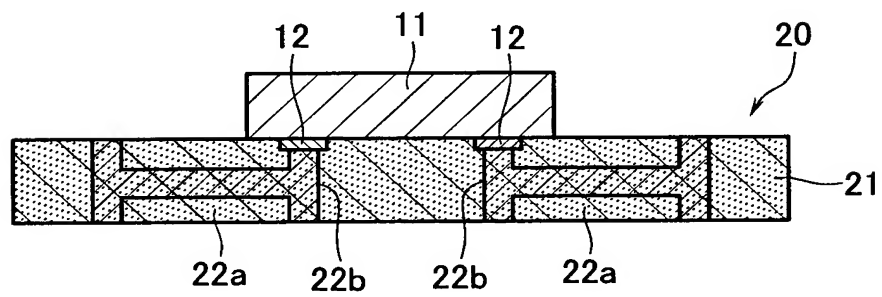
【図 3】



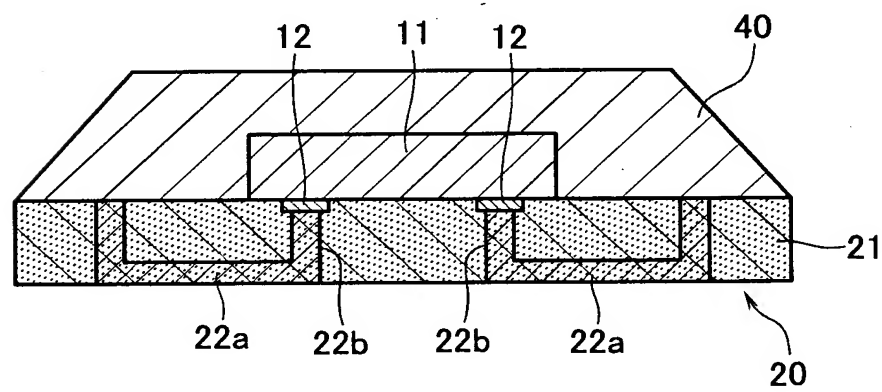
【図 4】



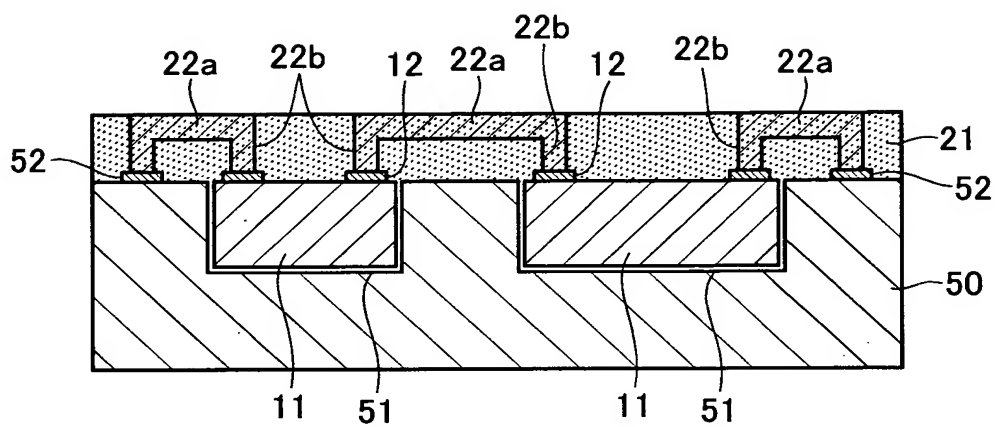
【図 5】



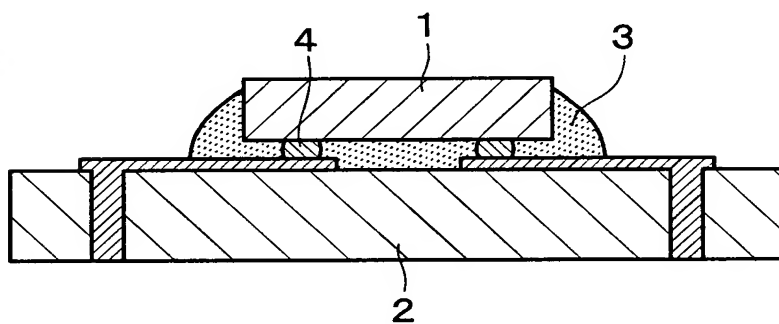
【図 6】



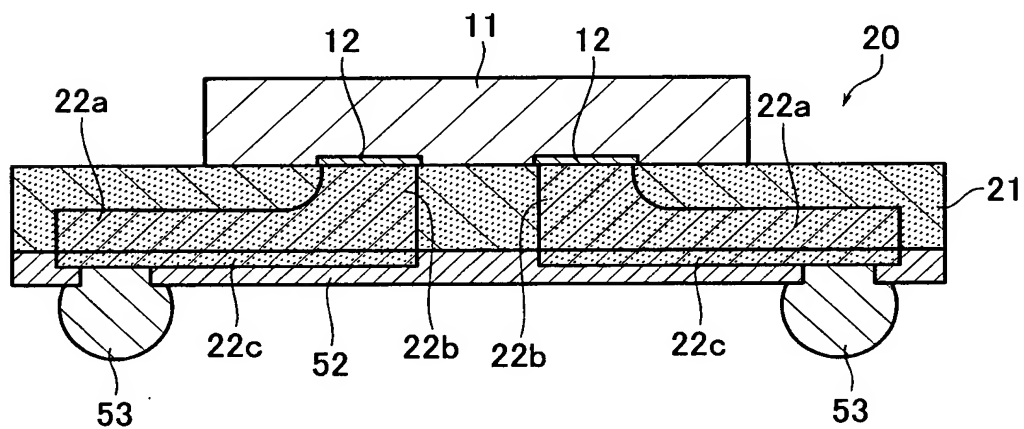
【図 7】



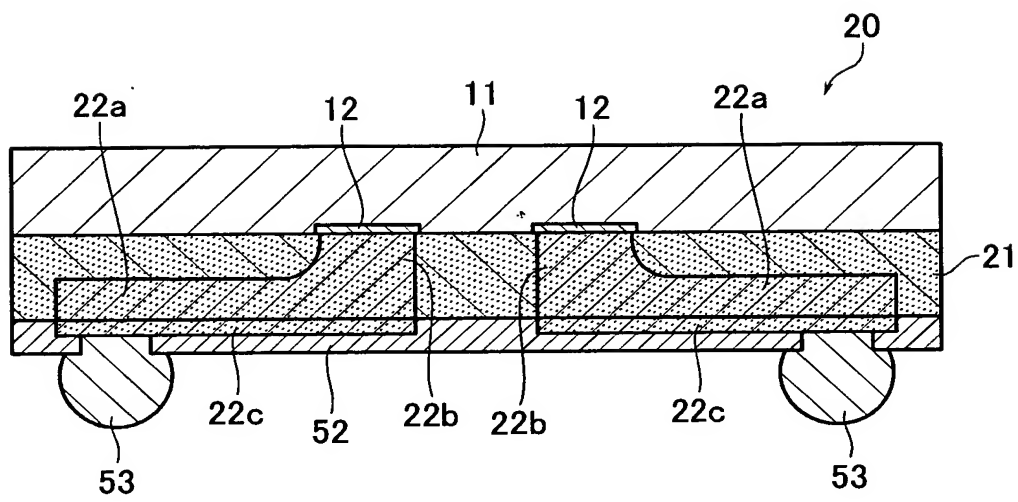
【图 8】



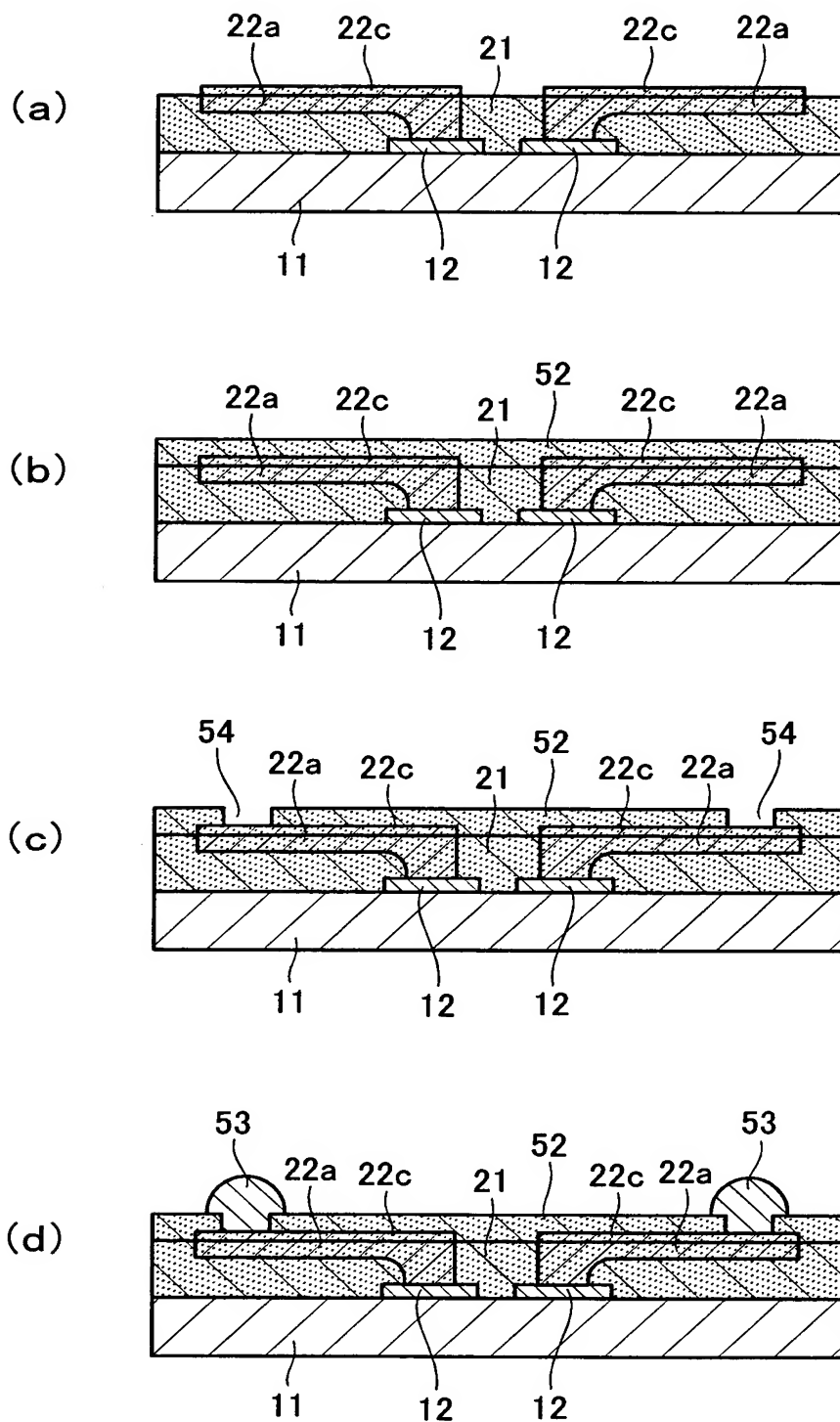
【図 9】



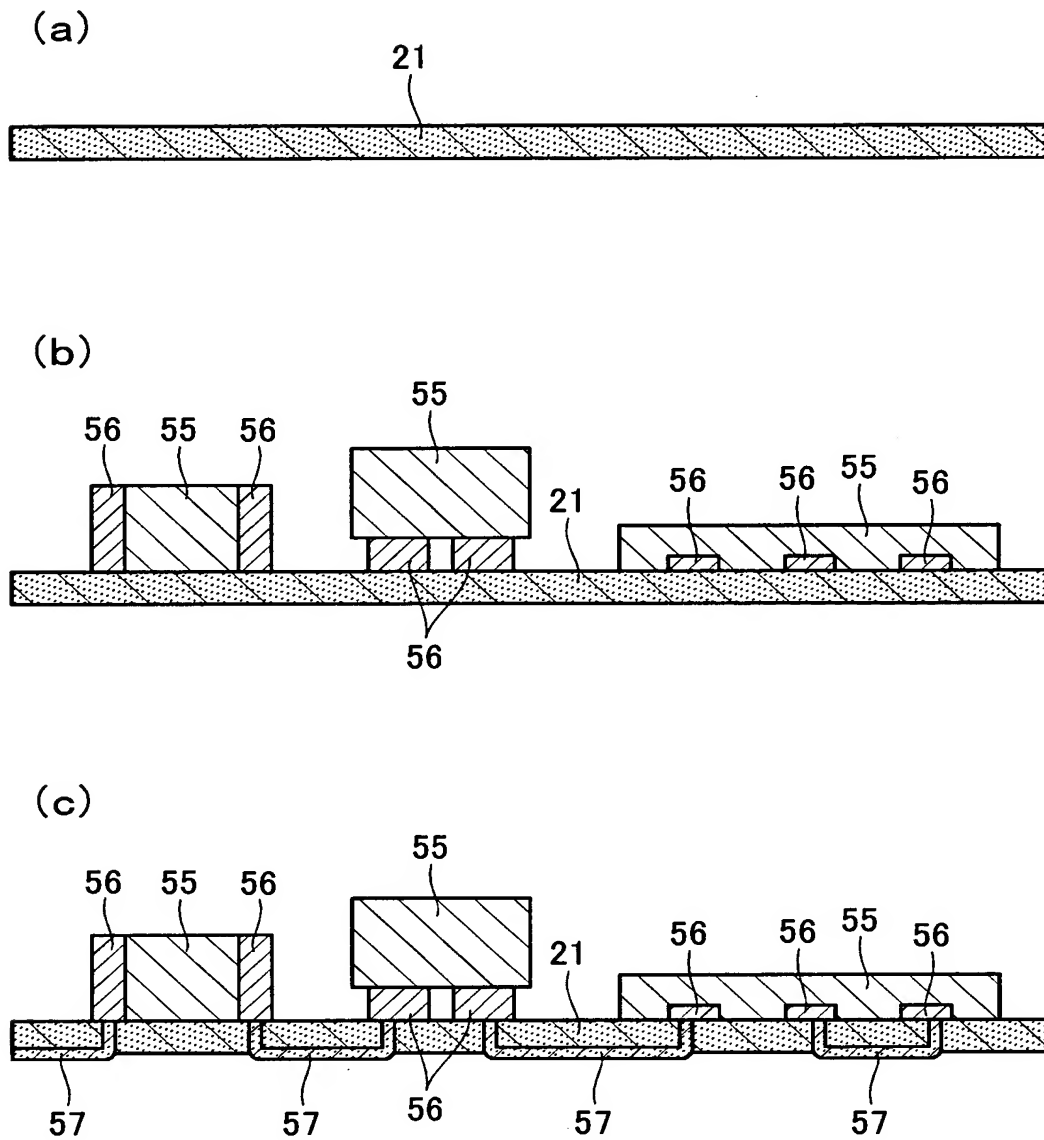
【図 1 0】



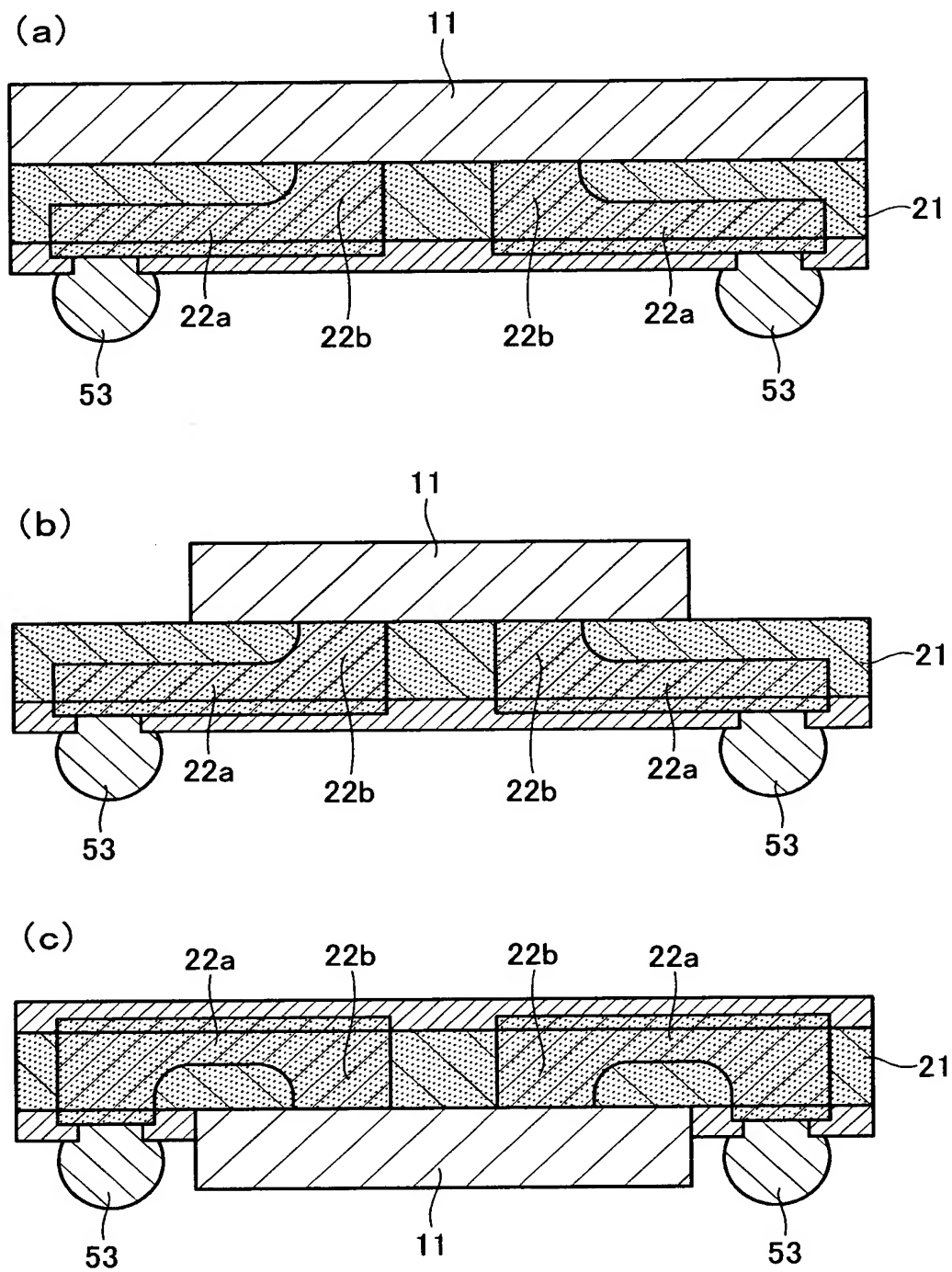
【図 11】



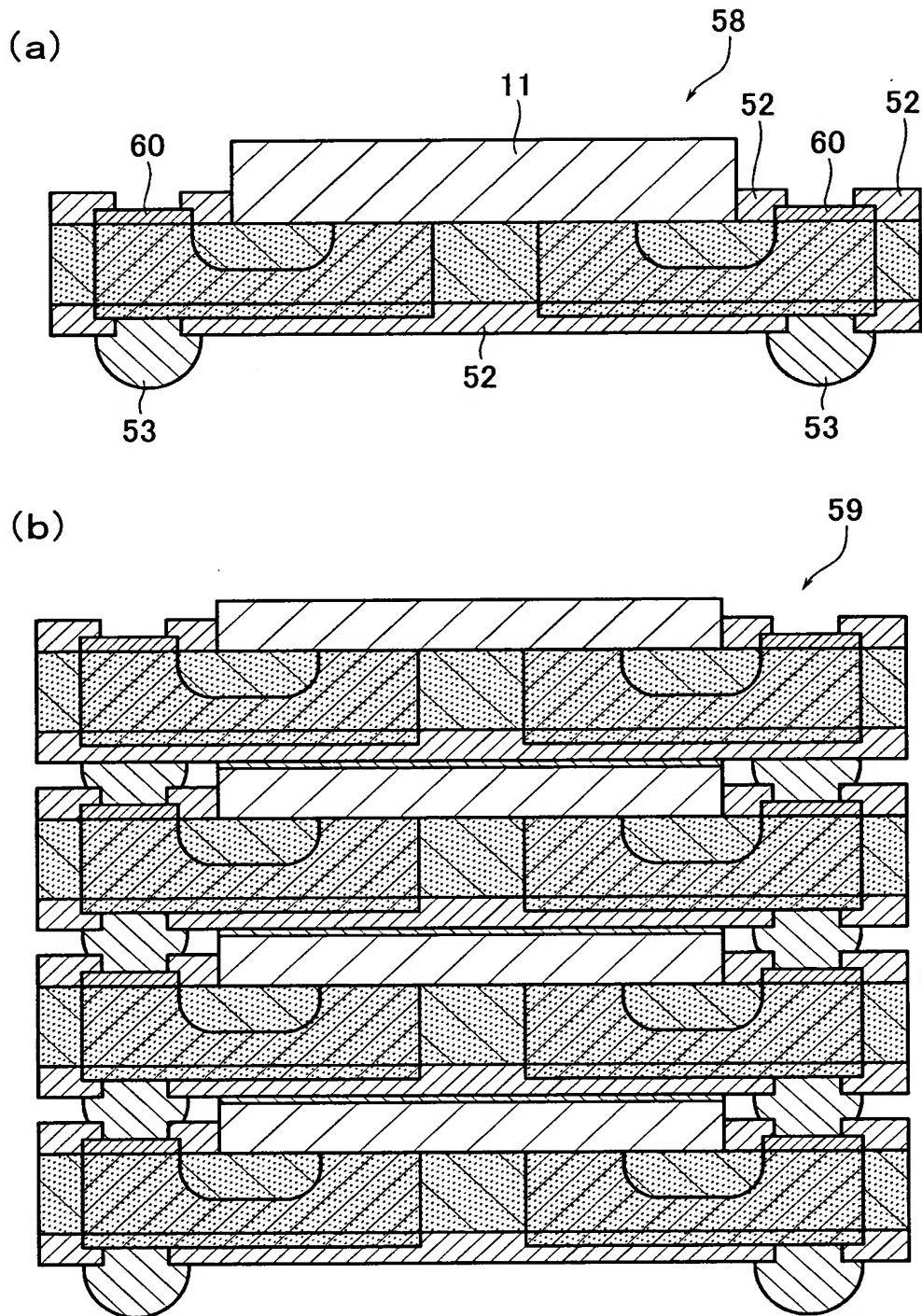
【図 1 2】



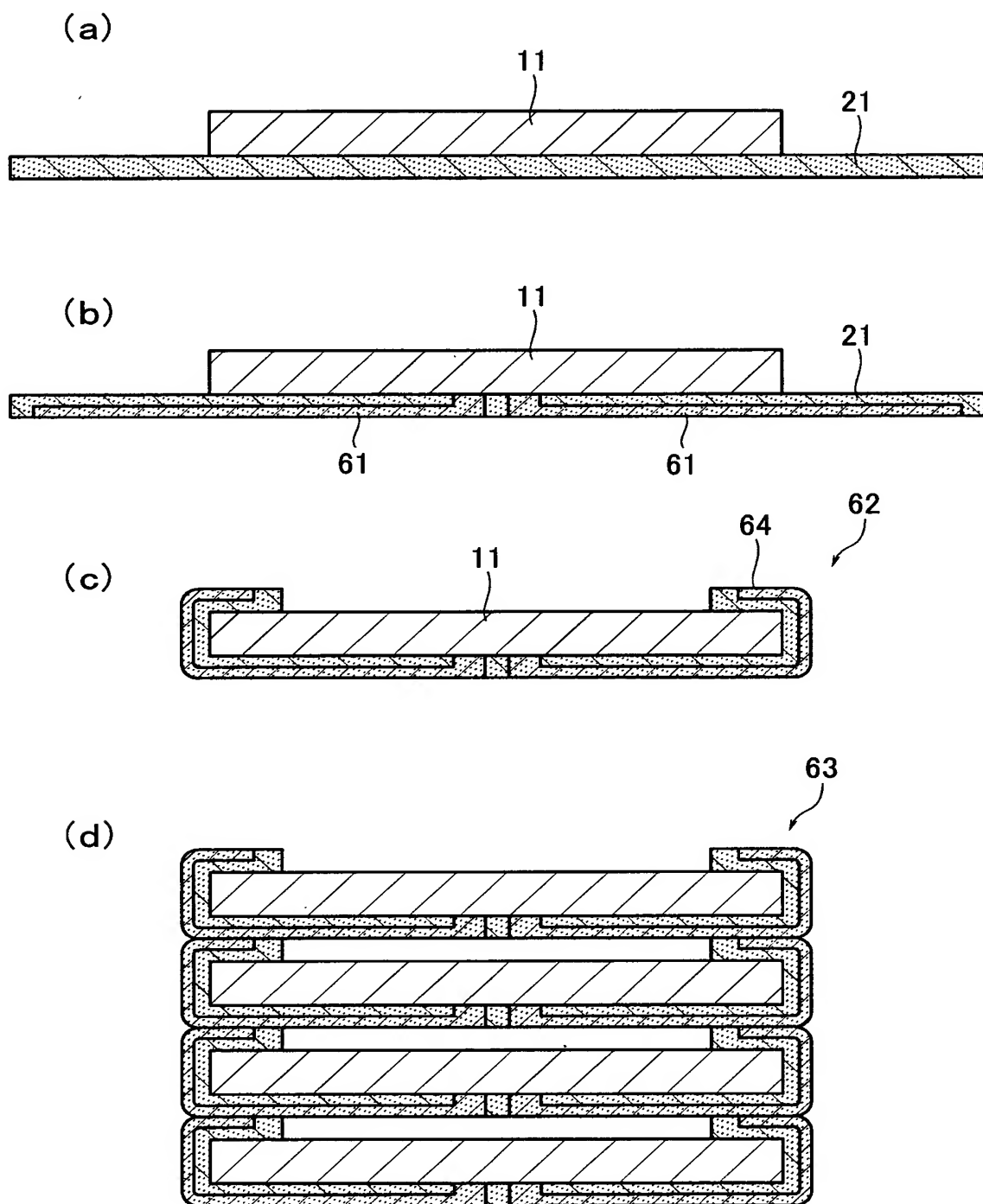
【図13】



【図 1 4】



【図 1 5】



【書類名】 要約書

【要約】

【課題】 電子デバイスの小型実装構造を実現した電子デバイスモジュールを提供する。

【解決手段】 配線基板と、この配線基板と一体化された電子デバイスとを有するモジュールにおいて、配線基板は、多孔質の絶縁性基板と、この絶縁性基板の多孔質組織内に選択的に導入された導電材料により形成された導体配線とを有する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000003078]

1. 変更年月日	2001年 7月 2日
[変更理由]	住所変更
住 所	東京都港区芝浦一丁目1番1号
氏 名	株式会社東芝